

การออกแบบการสร้างอินเวอร์เตอร์ขนาด 0.8 ไมครอนแบบซีมอส

Design Fabrication of 0.8 μm CMOS Inverter

คุณกร คิดดี

สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยกรุงเทพธนบุรี

บทคัดย่อ

บทความนี้นำเสนอผลการทดลองขนาด ไฟฟ้า ดีซีและເອົ້າ รวมถึงผลการทดสอบของอุณหภูมิต่อคุณสมบัติ I-V ของ ซีมอสอินเวอร์เตอร์ ด้วยเทคโนโลยี CMOS Channel โดยเอ็นมอสมีขนาด เป็น 1.2/0.8 และ 3.2/0.8 อัตราส่วนความกว้างของพีມอสต่อເອົ້າมอສ กำหนดเป็น 1.0 , 2.0, 2.5 และ 3 เท่า ตามลำดับ ทดสอบที่อุณหภูมิ 27 °C จากการทดสอบพบว่า VL ประมาณ 2 โวลต์ ค่า VH ที่ 3 โวลต์ VO และ VOL ที่ 5 และ 0 โวลต์ตามลำดับ ดังนั้นค่าที่เหมาะสมของ NL และ NH อยู่ที่ ประมาณ 2 โวลต์ สำหรับເອົ້າมอสแซนแนล ขนาด 1.2/0.8 อัตราส่วนความกว้างของพีມอสต่อເອົ້າมอสแซนแนล ควรจะค่าน้อยกว่า 1 เท่า และเอ็นมอสแซนแนลขนาด 3.2/0.8 อัตราส่วนความกว้างของพีມอสต่อເອົ້າมอสแซนแนล ควรจะค่าปะมาณ 2 เท่า

คำสำคัญ : ซีมอส, อินเวอร์เตอร์, พีມอส, เอ็นมอส

Abstract

This article describes the design fabrication and the electrical characteristics on the DC and AC characteristics of 0.8 CMOS inverter. The dimensions of analysis devices are 1.2, 0.8 and 3.2, 0.8 that the ratio of width of PMOS and NMOS channel are 1.0, 2.0, 2.5 and 3.0 respectively. The results illustration, the rate of VL and VH are 2 and 3 V, the rate of VO and VL are 5 and 0 V and the NL and NH are round 2 volt respectively. The realistic value of PMOS and NMOS width ratio WR should be less than 1 for NMOS with W/L=1.2,0.8 and PMOS and NMOS width ratio should be equal 2 for NMOS with W/L=3.2,0.8

Key words: CMOS, inverter, PMOS, NMOS

บทนำ

เพื่อการตอบสนองต่อสัญญาณ AC ของ MOSFET สำหรับการออกแบบจริง กระบวนการสกัดรูปแบบความจุ และกระแสไฟฟ้าของจุดเชื่อมต่อ พีเอ็น ในกระบวนการ CMOS ขนาด 0.8 ไมครอน อินเวอร์เตอร์เป็นอุปกรณ์พื้นฐานที่นำมาใช้ทดสอบการทำงานร่วมกันของมอส เพต หลังจากที่ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ได้พัฒนากระบวนการสร้างวงจรรวม VLSI